

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-245488

(43)Date of publication of application : 02.09.1992

(51)Int.Cl.

H01L 41/09

H01L 41/24

(21)Application number : 03-009887

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 30.01.1991

(72)Inventor : HAYASHI MASATAKE
KIKKO TOSHIHIKO
ANDO AKIRA

(54) DRIVING METHOD OF PIEZOELECTRIC BIMORPH ELEMENT AND PIEZOELECTRIC BIMORPH ELEMENT

(57)Abstract:

PURPOSE: To obtain the large amount of displacement by a method wherein a larger electric field is applied to a piezoelectric bimorph element to drive the element utilizing that in the case an electric field of the intensity of an electric field, which is applied to individual piezoelectric material layers, is applied in the polarization direction and the opposite direction to the polarization direction, the applying electric field is distributed small.

CONSTITUTION: When the thickness of a piezoelectric ceramic layer 2 on one side of piezoelectric ceramic layers 2 and 3 is assumed (t_1), the coercive field intensity of a piezoelectric material constituting the layer 2 is assumed E_c , the minimum of the product $E_c \times t_1 = V_c$ of the thickness (t_1) and the intensity E_c is assumed V_1 , the thickness of the other piezoelectric ceramic layer 3 is assumed (t_2), the coercive field intensity of a piezoelectric material constituting the layer 3 is assumed E_c and the minimum of the product $E_c \times t_2 = V_c$ of the thickness (t_2) and the intensity E_c is assumed V_2 , a voltage of $V_1 + V_2$ or higher is applied to a piezoelectric bimorph element 1. Thereby, the large amount of displacement can be obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-245488

(43) 公開日 平成4年(1992)9月2日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 41/09 41/24		7342-4M 7342-4M	H 0 1 L 41/08 41/22	M Z

審査請求 未請求 請求項の数 2 (全 11 頁)

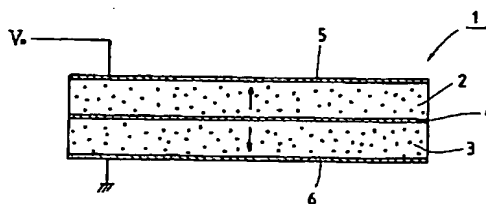
(21) 出願番号	特願平3-9887	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市天神二丁目26番10号
(22) 出願日	平成3年(1991)1月30日	(72) 発明者	林 誠剛 京都府長岡京市天神二丁目26番10号 株式 会社村田製作所内
		(72) 発明者	橘高 敏彦 京都府長岡京市天神二丁目26番10号 株式 会社村田製作所内
		(72) 発明者	安藤 陽 京都府長岡京市天神二丁目26番10号 株式 会社村田製作所内
		(74) 代理人	弁理士 宮▼崎▲ 主税

(54) 【発明の名称】 圧電バイモルフ素子の駆動方法及び圧電バイモルフ素子

(57) 【要約】 (修正有)

【目的】 より大きな変位量を実現し得る圧電バイモルフ素子の駆動方法、及びこのような大変位量を実現し得る構造を備えた圧電バイモルフ素子を提供する。

【構成】 第1、第2の圧電セラミックス層2、3が、伸縮の位相が逆となるように電気的に直列に接続された圧電バイモルフ素子1の駆動方法であって、第1、第2の圧電セラミックス層2、3のうち、一方の圧電セラミックス層2の厚みを t_1 、該圧電セラミックス層2を構成している圧電材料の抗電界強度 E_c とし、これらの積 $E_c \times t_1 = V_1$ が最小のものを V_1 、他方の圧電セラミックス層3の厚みを t_2 、該圧電セラミックス層3を構成している圧電材料の抗電界強度を E_c とし、これらの積 $E_c \times t_2 = V_2$ が最小のものを V_2 としたときに、圧電バイモルフ素子1に $V_1 + V_2$ 以上の電圧を印加する、圧電バイモルフ素子の駆動方法。



1

【特許請求の範囲】

【請求項 1】 直接または間接的に積層された第 1、第 2 の圧電体を備え、前記第 1、第 2 の圧電体が、それぞれ、1 の圧電体層または同位相で伸縮するように分極処理、配向処理及び電気接続された積層圧電体層からなり、かつ前記第 1、第 2 の圧電体が伸縮の位相が逆となるように電気的に直列に接続された圧電バイモルフ素子の駆動方法であって、前記第 1、第 2 の圧電体のうち、一方の圧電体に含まれる圧電体層において、該圧電体層の厚みを t_1 、該圧電体層を構成している圧電材料の抗電界強度を E_c とし、これらの積 $E_c \times t_1 = V_c$ が最小のものを V_1 、他方の圧電体に含まれる圧電体層において、該圧電体層の厚みを t_2 、該圧電体層を構成している圧電材料の抗電界強度 E_c とし、これらの積 $E_c \times t_2 = V_c$ が最小のものを V_2 としたときに、前記圧電バイモルフ素子に $V_1 + V_2$ 以上の電圧を印加することを特徴とする、圧電バイモルフ素子の駆動方法。

【請求項 2】 直接または間接的に積層された第 1、第 2 の圧電体を備え、前記第 1、第 2 の圧電体は、一方が 1 の圧電体層または 2 以上の圧電体層を積層してなる積層圧電体層からなり、他方が 2 以上の圧電体層を積層してなる積層圧電体層からなり、かつ前記積層圧電体層内の複数の圧電体層は、同位相で伸縮するように分極処理、配向処理及び電気的に接続されており、前記第 1、第 2 の圧電体が電気的に直列に接続されており、それによって第 1、第 2 の圧電体間で伸縮の位相が逆となるように駆動されるように構成されていることを特徴とする、圧電バイモルフ素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えばアクチュエータとして用いられる圧電バイモルフ素子の駆動方法及び圧電バイモルフ素子に関し、特に、大変位量を得るための駆動方法及び該駆動方法に適した圧電バイモルフ素子に関する。

【0002】

【従来の技術】 図 2 及び図 3 は、それぞれ、従来の圧電バイモルフ素子の一例を示す各断面図である。図 2 に示した圧電バイモルフ素子 1 は、圧電セラミックス層 2、3 を電極 4 を介して積層し、外側主面に電極 5、6 を形成した構造を有する。圧電セラミックス層 2、3 は、図示の矢印で示す方向に分極処理されている。駆動に際しては、図示のように電極 5、6 間に電圧を印加する。他方、図 3 に示す圧電バイモルフ素子 7 では、圧電セラミックス層 8、9 が電極 10 を介して積層されており、外側に電極 11、12 が形成されている。圧電セラミックス層 8、9 は、図示の矢印で示すように、同一方向に分極処理されている。駆動に際しては、電極 10 と、外側の電極 11、12 との間に電圧を印加する。図 2 に示した圧電バイモルフ素子 1 では、圧電セラミックス層 2、

2

特開平 4-245488

3 が電気的に直列に接続されることになるため、該圧電バイモルフ素子 1 を直列型と称することにする。これに対して、図 3 の圧電バイモルフ素子 7 では、圧電セラミックス層 8、9 が電気的に並列に接続されることになるため、この圧電バイモルフ素子 7 を並列型と称することにする。同一変位量を得る場合、並列型の圧電バイモルフ素子 7 では、直列型の圧電バイモルフ素子 1 に比べて駆動電圧が $1/2$ ですむ。従って、並列型の圧電バイモルフ素子 7 が従来より多用されている。

【0003】

【発明が解決しようとする課題】 ところで、上述したような圧電バイモルフ素子においては、使用する圧電体の抗電界強度を超える電圧を印加した場合、二層の圧電セラミックス層のうち、一方における分極が反転し、屈曲しなくなることが知られている。すなわち、圧電バイモルフ素子 1、7 において、総厚みを t 、抗電界強度を E_c とすると、圧電バイモルフ素子 1 では、 $E_c \times t$ を超える電圧を印加すると、電圧印加方向と逆方向に分極処理されている圧電セラミックス層 2 の分極が反転し、駆動し得なくなると考えられていた。従って、従来、上述した $E_c \times t$ 以下の電圧を印加することによって使用していたため、大きな変位量を得ることができなかった。また、図 3 に示した圧電バイモルフ素子 7 においても、 $E_c \times (t/2)$ を超える電圧を印加した場合には、分極反転により駆動しなくなることが実験的に確認されている。

【0004】 本発明の目的は、より大きな変位量を実現し得る圧電バイモルフ素子の駆動方法、並びにこのような大変位量を実現し得る構造を備えた圧電バイモルフ素子を提供することにある。

【0005】

【課題を解決するための手段】 本願の第 1 の発明は、直接または間接的に積層された第 1、第 2 の圧電体を備え、前記第 1、第 2 の圧電体が、それぞれ、1 の圧電体層または同位相で伸縮するように分極処理、配向処理及び電気接続された積層圧電体層からなり、かつ前記第 1、第 2 の圧電体が伸縮の位相が逆となるように電気的に直列に接続された圧電バイモルフ素子の駆動方法であって、第 1、第 2 の圧電体のうち、一方の圧電体に含まれる圧電体層において、該圧電体層の厚みを t_1 、該圧電体層を構成している圧電材料の抗電界強度を E_c とし、これらの積 $E_c \times t_1 = V_c$ が最小のものを V_1 、他方の圧電体に含まれる圧電体層において、該圧電体層の厚みを t_2 、該圧電体層を構成している圧電材料の抗電界強度を E_c とし、これらの積 $E_c \times t_2 = V_c$ が最小のものを V_2 としたときに、前記圧電バイモルフ素子に $V_1 + V_2$ 以上の電圧を印加することを特徴とするものである。

【0006】 また、本願の第 2 の発明は、直接または間接的に積層された第 1、第 2 の圧電体を備え、前記第

3

1, 第2の圧電体は、一方が1の圧電体層または2以上の圧電体層を積層してなる積層圧電体層からなり、他方が2以上の圧電体層を積層してなる積層圧電体層からなり、かつ各積層圧電体層内の複数の圧電体層が同位相で伸縮するように分極処理、配向処理及び電気的接続されており、前記第1, 第2の圧電体が電気的に直列に接続されており、それによって第1, 第2の圧電体間で伸縮の位相が逆となるように駆動されるように構成されていることを特徴とする、圧電バイモルフ素子である。

【0007】

【作用】本願の第1の発明は、図2に示した直列型の圧電バイモルフ素子1や、後述する実施例に示されているような直列型の圧電バイモルフ素子の駆動方法に関する。第1の発明の基本的原理を、図2に示した圧電バイモルフ素子1を例にとり説明する。圧電バイモルフ素子1は、電気回路的には、2個のコンデンサが直列に接続された構造に相当する。従って、電極5, 6間に電圧を印加した場合、図2の電極5と電極6とに誘起される電荷は、それぞれ、符号が反対で、その絶対値が等しいものとなる。ここで、前記圧電バイモルフ素子1を構成する圧電体としての圧電セラミックス層2, 3の電気的性質に着目する。図1は、圧電体における代表的な電場Eと誘起電荷Qとの関係を示す。一般に、強誘電体である圧電体では、電場Eと誘起電荷Qとの関係には、図1に示すようにヒステリシスが存在する。従って、例えば、電極5に正電位を与えたとき、圧電セラミックス層2には分極方向と反対方向の電界が印加されるため、図1の曲線RBに沿って電荷 ΔQ_1 が誘起される。また、圧電セラミックス層3には曲線RAに沿って電荷 ΔQ_2 が誘起される。

【0008】本願の第1の発明の駆動方法では、前述したように常に $(\Delta Q_1 \text{の絶対値}) = (\Delta Q_2 \text{の絶対値})$ が成り立つ。従って、圧電セラミックス層2に印加される電界強度を E_1 、圧電セラミックス層3に印加される電界強度を E_2 とすると、図1のヒステリシスから、 $E_1 > E_2$ の関係のあることがわかる。すなわち、分極方向と印加電界方向が一致している圧電セラミックス層3側には、印加される電界が大きく分配され、分極方向と電界方向が反対の圧電セラミックス層2側には印加される電界が小さく分配される。従来、図2に示した直列型の圧電バイモルフ素子1では、圧電バイモルフ素子1の総厚みを t 、抗電界強度を E_c としたときに、 $E_c \times t = V_c$ を超える電圧を印加すると、分極反転が生じると考えられていた。しかしながら、上記のように、現実には、 $V_c > 0$ のとき圧電セラミックス層2側には、印加電界が小さく分配され、 $V_c < 0$ のとき圧電セラミックス層3には、印加電圧が小さく分配される。従って、上記 $E_c \times t$ を超える電圧を印加したとしても、 $V_c > 0$ のとき圧電セラミックス層2自体に E_c を超える電界が実際に印加されるまでは分極反転を起こさないことがわ

4

かる。そこで、本願の第1の発明では、 $E_c \times t$ を超える電圧を印加して駆動しても直ちに分極反転は生じないことを考慮し、積極的に $E_c \times t$ を超える電圧を印加し、それによって従来得られなかった大きな変位量を得ることが可能とされている。なお、最大印加電圧及び最大変位量は、電場-電束密度のヒステリシスの形に依存して、両者は、理論上、電場の正負の領域におけるヒステリシスの傾きの比を制御することにより任意の値を得ることができる。

10 【0009】本願の第1の発明は、上述した本願の基本的原理を利用したものであり、駆動される圧電バイモルフ素子の構造が上述した特定の構造を有するため、以下のように駆動される。すなわち、一方の圧電体に含まれる圧電体層において、該圧電体層の厚みを t_1 、該圧電体層を構成している圧電材料の抗電界強度を E_c とし、これらの積 $E_c \times t_1 = V_c$ が最小のものを V_1 とし、他方の圧電体に含まれる圧電体層において同様に求めた抗電界強度と厚みの積が最小のものを V_2 としたときに、圧電バイモルフ素子に $V_1 + V_2$ 以上の電圧を印加するものである。すなわち、第1の発明は、個々の圧電体層に印加される電界強度が、分極方向と反対方向に電界が印加される場合には印加電界が小さく分配されることに鑑み、より大きな電界を印加して駆動することにより、より大きな変位量を得ようとするものである。

20 【0010】さらに、本願の第2の発明では、上述した第1の発明における駆動方法に適用される圧電バイモルフ素子が提供される。この第2の発明の圧電バイモルフ素子では、第1, 第2の圧電体が直接または間接的に積層されている。ここで、「間接的に積層された」なる表現は、第1, 第2の圧電体間に金属板や絶縁性のセラミックス層を介在させてもよいことを意味するために用いられている。第2の発明の圧電バイモルフ素子では、第1, 第2の圧電体が電気的に直列に接続されており、それによって第1の圧電体間で伸縮の位相が逆となるように駆動されてバイモルフ素子として動作するように構成されている。従って、前述した第1の発明の駆動方法に従って駆動させることができ、それによって従来は得られなかった大きな変位量を得ることができる。

【0011】

40 【実施例の説明】第1の実施例

図2を参照して、本発明の第1の実施例の駆動方法を説明する。まず、0.2mmの厚みのPb(Zr, Ti)O₃系圧電セラミックスよりなる単板を用意し、各単板の両主面に導電ペーストを塗布し、それぞれ厚み方向に同じ電圧を印加して分極処理を施した。次に、上記2枚の単板を、分極方向が互いに逆方向となるように接着固定することにより、図2に示した圧電バイモルフ素子1を得た。用意した圧電バイモルフ素子1の大きさは、総厚みが0.4mmであり、有効長20mm×幅5mmである。また、比較のために、図3に示した並列型の圧電

5

バイモルフ素子7を、上記と同一の圧電セラミックスよりなる単板を用いて構成した。すなわち、圧電バイモルフ素子1を用意した場合とは逆に、2枚の圧電セラミックスよりなる単板を、互いの分極方向が同一方向となるように接着固定することにより、同じ大きさの圧電バイモルフ素子7を作製した。次に、上述した圧電バイモルフ素子1及び圧電バイモルフ素子7に、図示のように電圧を印加することにより、駆動した。この場合、各圧電バイモルフ素子1、7の変位量と、印加電圧の関係を、図7にそれぞれ実線及び一点鎖線で示す。図7から明らかなように、直列型の圧電バイモルフ素子1では、並列型の圧電バイモルフ素子7の場合に比べて約2倍の変位量の得られることがわかる。すなわち、圧電バイモルフ素子1では、非常に大きな印加電圧をかけることができ、それによってより大きな変位量の得られることがわかる。また、下記の表1に、圧電バイモルフ素子1を駆動する際に、該圧電バイモルフ素子1の総厚みに対して印加した電圧と、その場合の各圧電セラミックス層2、3に印加されている電圧との関係を示す。

【0012】

【表1】

総厚みに印加された電圧 (V)	分極と電界の方向が一致する層に印加される電圧 (V)	分極と電界の方向が反対の層に印加される電圧 (V)
100	79	21
200	153	47
300	226	74
400	298	102

【0013】表1から明らかなように、分極方向と電界方向が一致している圧電セラミックス層3側では、大きな電圧が印加され、分極方向と電界方向が反対である圧電セラミックス層2側には小さな電圧しか印加されていないことがわかる。すなわち、圧電セラミックス層2、3の印加電圧の比は、ほぼ、1:3となっており、従って分極方向と電界方向が反対の圧電セラミックス層2側には、総厚みに印加した電界の1/4の電圧しか分配されていないことがわかる。よって、圧電バイモルフ素子1の総厚みtに対し、分極反転が起こると考えられた $E \times t$ の約2倍の電圧を印加することができ、それによって、従来の圧電バイモルフ素子の駆動方法に比べて、約2倍の変位量の得られることがわかる。本発明の駆動方法が適用される圧電バイモルフ素子は、図2に示したものに限らない。例えば、図4に断面図で示すように、圧電セラミックス層2、3がシム材のような金属材料からなる金属板4aを介して貼り合わされた構造のものであってもよい。すなわち、圧電セラミックス層2、3はシム材からなる金属板4aを介して間接的に積層されているものであってもよく、この場合においても、上述した第1の実施例の駆動方法に従って駆動することによ

6

り、従来の圧電バイモルフ素子の駆動方法に比べて大きな変位量を実現することができる。

【0014】第2の実施例

図5は、本発明の第2の実施例の駆動方法により駆動される圧電バイモルフ素子21を示す断面図である。まず、3枚の寸法の等しい圧電セラミックスよりなる単板を用意し、各単板の両主面に電極用導電ペーストを塗布した後、3枚のうち2枚について、それぞれ、厚み方向に同じ電圧を印加して分極処理を施した。そして、分極処理のされていない圧電セラミックス単板を中央にして、両側に分極処理された圧電セラミックスよりなる単板を接着固定することにより、図5に示した圧電バイモルフ素子21を得た。図5において、22、23は分極処理された圧電セラミックス層を示し、上述した分極処理された圧電セラミックスよりなる単板で構成されている。また、24は分極処理されていない単板により構成されたセラミックス層を示す。圧電セラミックス層22、23は、互いの分極方向が逆方向となるように分極処理されている。この圧電バイモルフ素子21を、図5に示すように電気的に接続して駆動した。すなわち、圧電バイモルフ素子21は、前述した直列型の圧電バイモルフ素子として駆動される。

【0015】比較のために、図6に示す圧電バイモルフ素子29を、圧電バイモルフ素子21と同様に作製した。異なる点は、圧電セラミックス層30、31の分極方向が揃えられていることにある。また、駆動に際しては、図示のように電気的に接続して、前述した並列型圧電バイモルフ素子として駆動した。

【0016】図8に、圧電バイモルフ素子21、29を駆動した場合のそれぞれの印加電圧と変位量の関係を示す。なお、図8の特性は、第1の実施例の場合と同様に、圧電バイモルフ素子21、29の総厚みが0.4mmとなるように統一するために、各圧電セラミックス22、23、30、31及びセラミックス層24の厚みを0.13mmとした以外は、第1の実施例と同様である。図8から明らかなように、圧電バイモルフ素子21を駆動した場合には、実線で示すように印加電圧を大きくすることができ、それによって並列型の圧電バイモルフ素子29の場合に比べて2倍以上の変位量を実現し得ることがわかる。すなわち、図8から明らかなように、直列型の圧電バイモルフ素子21では、総厚みtに対して分極反転が起こると考えられていた $E \times t$ の約2倍の電圧を印加することができ、並列型圧電バイモルフ素子29に比べて2倍の変位量を得ることができる。

【0017】第3の実施例

第1の実施例で用いた圧電バイモルフ素子1と同様の構造を有する圧電バイモルフ素子を作製した。異なる点は、用意した2枚の圧電セラミックスよりなる単板の両主面に電極用導電ペーストを塗布することに代えて、2

7

枚の圧電セラミックスよりなる単板のそれぞれ一方面に電極用導電ペーストを塗布し、他方主に電極用導電ペーストを塗布する工程を省略したことにある。そして、分極に際しては、導電ペーストの塗布されていない側の主面を導電性ゴムに押し付けることにより行った。このようにして分極処理された2枚の圧電セラミックス層よりなる単板を、分極方向が相互に逆方向となるように、かつ導電ペーストによる電極が形成されていない側の主面同士を接合することにより、圧電バイモルフ素子1から内部電極4が除去された構造を有する圧電バイモルフ素子を作製した。このようにして得た圧電バイモルフ素子について、図2に示した圧電バイモルフ素子1と同様に電氣的に接続して電圧を印加したところ、第1の実施例における圧電バイモルフ素子1の印加電圧-変位量の関係(図7に示した関係)と同様の関係の得られることが確かめられた。従って、本発明の圧電バイモルフ素子の駆動方法は、内部電極の有無に拘らず、分極方向が反対である第1、第2の圧電体を積層してなる圧電バイモルフ素子に一般的に適用し得るものであることがわかる。

【0018】3以上の圧電体層を有する積層型の圧電バイモルフ素子についての実施例

従来より、圧電体層としての圧電セラミックス層が3以上の積層型の圧電バイモルフ素子が公知である。従来から用いられている、この種の積層型圧電バイモルフ素子を図9及び図10に示す。図9の圧電バイモルフ素子41は、圧電セラミックス層42a~42cからなる第1の圧電体42と、圧電体層としての圧電セラミックス層43a~43cからなる第2の圧電体43とを積層した構造を有する。各圧電セラミックス層42a~42c、43a~43cに電界を印加するために、電極44a~44gが圧電セラミックス層を介して重なり合うように配置されている。駆動に際しては、図示のように、端子電極45a、45b、45cを設け、それぞれ、2V、1V及び0の電位を印加することにより、第1の圧電体42と第2の圧電体43とが逆位相で伸縮するように構成されている。以下、この形式の積層型の圧電バイモルフ素子41を三端子型圧電バイモルフ素子と呼ぶ。

【0019】図10は、従来から用いられている積層型圧電バイモルフ素子の他の例を示す模式図である。この圧電バイモルフ素子51は、前述した並列型に属するものであり、圧電体層としての圧電セラミックス層52a~52cからなる第1の圧電体52と、圧電セラミックス層53a~53cからなる第2の圧電体53とを有する。そして、各圧電セラミックス層52a~52c、53a~53cに電界を印加するために、電極54a~54gが圧電セラミックス層を介して重なり合うように設けられており、さらに端子電極55、56が積層体の両端面に付与されている。駆動に際しては、端子電極55、56から逆極性の電圧を交互に印加することによ

8

り、第1の圧電体52及び第2の圧電体53が逆位相で伸縮し、バイモルフとして動作するように構成されている。

【0020】上述した並列型圧電バイモルフ素子51では、第1、第2の圧電体52、53が、それぞれ、複数の圧電セラミックス層52a~52c、53a~53cからなるため、低電圧で大変位が得られるが、より大きな変位量を実現し得ることが求められていた。また、図9に示した三端子型圧電バイモルフ素子41では、並列型圧電バイモルフ素子51に比べて、同じ変位を得るために必要な電圧が2倍と大きいうえ、得られる最大変位量が同一であるため、余り用いられていない。

【0021】図11は、本願の第2の発明の一実施例としての圧電バイモルフ素子61を模式的に示す図である。この圧電バイモルフ素子61は、上述した分類によれば直列型の圧電バイモルフ素子に属し、以下の説明から明らかなように、従来の並列型の積層圧電バイモルフ素子51や三端子型圧電バイモルフ素子41に比べて極めて大きな変位量を実現し得る。圧電バイモルフ素子61は、圧電体層としての圧電セラミックス層62a~62cからなる第1の圧電体62と、圧電セラミックス層63a~63cからなる第2の圧電体63とを積層した構造を有する。各圧電セラミックス層62a~62c、63a~63cに電界を印加するために、電極64a~64gが互いに重なり合うように形成されており、さらに電圧を印加するために、端子電極65a、65b、65cが、図示のように積層体の端面に形成されている。駆動に際しては、図示のように端子電極65a、65b間に電圧を印加する。印加電圧の極性を交互に逆転することにより、第1の圧電体62と第2の圧電体63とは、逆位相で伸縮され、従ってバイモルフとして動作する。

【0022】上記のようにして構成された図9~図11の各圧電バイモルフ素子41、51、61の変位量と印加電圧との関係を図12に示す。図12において、太い実線は本発明の第4の実施例としての圧電バイモルフ素子61の特性を、細線は並列型圧電バイモルフ素子51の特性を、一点鎖線は三端子型圧電バイモルフ素子41の特性を示す。また、比較のために、図3に示した従来の並列型圧電バイモルフ素子7の特性を二点鎖線で示す。なお、これらの特性を測定するにあたって用意した圧電バイモルフ素子の大きさは、全て、長さ25mm×幅10mm×厚み0.3mmとし、圧電材料として、 $d_{31}=250 \times 10^{-12}$ m/Vのものを用いた。図12から明らかなように、直列型に属する圧電バイモルフ素子61では、非常に大きな電圧を印加することにより駆動することができ、それによって最大変位量が圧電バイモルフ素子41、51の約2倍に高められることがわかる。

【0023】上述した圧電バイモルフ素子61の製造方

9

法の一例を、図13を参照して説明する。Pbを若干のSrで置換し、少量の添加物を加えたモルフォロピク相境界近傍の組成のPb(Zr, Ti)O₃系圧電材料からなるセラミックグリーンシートを、ドクターブレード法により作製し、該セラミックグリーンシート上にAg-Pdを主体とする導電ペーストを印刷した。導電ペーストの印刷は、矩形のセラミックグリーンシートの一方端縁から、他方端縁には至らないように行った。導電ペーストが印刷されたセラミックグリーンシートを、図13に示すように積層した。すなわち、6枚のセラミックグリーンシート71を、印刷された導電ペースト72の向きが交互に逆方向となるように配置し、その状態で積層した。なお、最下層のセラミックグリーンシート71では、下面にも導電ペースト72が印刷されている。次に、厚み方向に0.5~2トン/cm²の圧力をかけて圧着し、1100~1250℃の温度で数時間保持し、焼成した。焼成後の素子寸法は、厚み0.3mmで、幅と長さはそれぞれ、10mm及び40mmである。次に、図14に示すように、得られた焼結体73の両端面に端子電極74、65cを形成し、外部電極74、65c間に50~250Vの電圧を印加することにより、焼結体73の各圧電セラミックス層62a~62c、63a~63cを図示の矢印の方向に示すように分極処理した。次に、一方の端子電極74の中央にクロスハッチングを付して示す端子電極部分75を除去することにより、端子電極65a、65bを形成し、図11に示した圧電バイモルフ素子61を得た。

【0024】変形例

図11に示した圧電バイモルフ素子61では、焼結体73の両端面に形成された端子電極65a~65cにより電極64a~64gが電気的に接続されていた。これに代えて、図15に模式的に示すように、各電極64a~64gは、焼結体内部に構成されたスルーホール電極81~83により同様に電気的に接続されていてもよい。また、図16に模式的断面図で示すように、焼結体73の両端面73a、73bに至るように電極64b~64gを形成しておき、接続されてはならない内部電極との絶縁を果すために、ガラス等の絶縁物84a~84eを端面73a、73bに塗布してもよい。この場合、絶縁物84a~84eを塗布した後に、端子電極65a~65cが形成される。図11に示した積層型の圧電バイモルフ素子61では、第1、第2の圧電体62、63は、それぞれ、三層の圧電セラミックス層から構成されていたが、本願の第3の発明の圧電バイモルフ素子は、このような構成のものに限定されない。例えば、図17に模式的断面図で示すように、焼結体73内において、第1の圧電体91が一層の圧電セラミックス層からなり、第2の圧電体92が三層の圧電セラミックス層92a~92cからなるように構成されていてもよい。同様に、図18に模式的断面図で示すように、焼結体73内

10

に、三層の圧電セラミックス層101a~101cからなる第1の圧電体101と、五層の圧電セラミックス層102a~102eからなる第2の圧電体とが構成されていてもよい。さらに、第2の発明の圧電バイモルフ素子は、上述した各構造例のように、第1、第2の圧電体が直接に積層されていなくともよい。例えば、図19に示すように、第1の圧電体62と第2の圧電体63との間に、分極処理されていないセラミックス層111が設けられていてもよい。この場合、セラミックス層111の上面及び下面間は、同電位に電気的接続することが好ましい。

【0025】上述した実施例及び各変形例の積層型圧電バイモルフ素子は、複数枚のセラミックグリーンシートを積層し、一体焼成して得られた焼結体73を用いて構成されていた。本願の第2の発明の積層型の圧電バイモルフ素子は、第1、第2の圧電体を、それぞれ、別途作製し、貼り合わせるることによって製作することも可能である。例えば、図20に示すように、図16に示した圧電バイモルフ素子を得るのと同様の方法で得られた第1の積層型圧電体121と第2の積層型圧電体122とを別途作製し、それぞれの積層型圧電体121、122の最外層の電極123a、123d及び124a、124d間に電圧を印加してそれぞれの圧電体121、122内の圧電セラミックス層125a~125c、126a~126cを分極処理し、しかる後エポキシ系接着剤を用いて貼り合わせるることによって、図21に示すように、積層型圧電バイモルフ素子127を得ることができる。また、図22に示すように、上述した貼り合わせに際し、間にシム材等の金属板131を介して第1、第2の積層型圧電体121、122を貼り合わせてもよく、あるいは図23に示すように、絶縁性材料よりなる板状体132を間に介して、第1、第2の圧電体121、122を貼り合わせてもよい。上記絶縁性材料よりなる板状体132としては、例えばジルコニア等の絶縁性セラミックスからなるものが用いられる。また、上述した図20~図23を参照して示した変形例では、第1、第2の圧電体を一体焼成法によって得た後に、これらを貼り合わせるることにより積層型圧電バイモルフ素子を構成していたが、第1、第2の圧電体内の各圧電セラミックス層についても、それぞれ別途焼成された圧電セラミックス板を用い、これらを全て貼り合わせるることによって、積層型の圧電バイモルフ素子を構成してもよい。さらに、例えば、ZnO等の配向膜の配向方向をスパッタリング等による成膜条件でコントロールすることによって、本発明の圧電バイモルフ素子を得ることも可能である。なお、本発明において用いられる圧電体としては、前述した圧電セラミックスに限らず、単結晶からなるものであってもよい。また、圧電単結晶であるLiTaO₃やLiNbO₃の分極反転層を利用してもよいことを指摘しておく。

11

【0026】

【発明の効果】以上のように、本願の第1の発明の駆動方法によれば、従来の圧電バイモルフ素子の駆動方法では得られなかった非常に大きな変位量を実現することができる。従って、カメラのシャッターやリレー等に用いるのに最適なアクチュエーターを提供することが可能となる。また、分極とは逆方向の電界が加わる圧電体層には、従来よりも印加電圧を小さくできるため、経時安定性、信頼性において優れた圧電バイモルフ素子を得ることができる。さらに、本願の第2の発明の圧電バイモルフ素子は、圧電体層の層数を変えることにより並列型の積層型圧電バイモルフ素子と比較して同じ電圧もしくは低い電圧で同じ変位量を得ることができ、しかも本願の第1の発明の駆動方法を用いれば、大きな変位量が得られる。

【図面の簡単な説明】

【図1】本願の第1の発明の原理を説明するための変位量と印加電圧との関係を示す図。

【図2】第1の実施例において用いられる圧電バイモルフ素子を示す断面図。

【図3】従来の圧電バイモルフ素子の駆動方法を説明するための断面図。

【図4】第1の実施例において用いられる圧電バイモルフ素子の變形例を示す断面図。

【図5】第1の実施例において用いられる圧電バイモルフ素子の變形例を示す断面図。

【図6】比較例としての並列型の圧電バイモルフ素子の駆動方法を説明するための断面図。

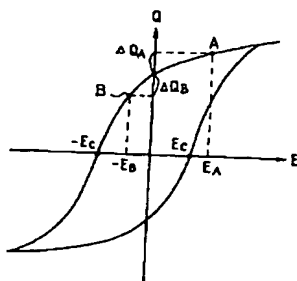
【図7】実施例及び従来例における変位量と印加電圧との関係を示す図。

【図8】実施例及び従来例における印加電圧と変位量との関係を示す図。

【図9】従来の三端子型圧電バイモルフ素子を示す模式的断面図。

【図10】従来の並列型圧電バイモルフ素子を示す模式的断面図。

【図1】



12

特開平 4-245488

【図11】本願の第2の発明の一実施例にかかる積層型の圧電バイモルフ素子を示す模式的断面図。

【図12】実施例及び従来例における変位量と印加電圧との関係を示す図。

【図13】第2の発明の他の実施例の製造に用いられるセラミックグリーンシート及びその上に形成される導電ペーストの形状を説明するための斜視図。

【図14】図11実施例を製造する工程を説明するための断面図。

10 【図15】第2の発明の他の実施例の變形例の積層型の圧電バイモルフ素子を示す模式的断面図。

【図16】第2の発明の他の実施例の變形例の積層型の圧電バイモルフ素子を示す模式的断面図。

【図17】第2の発明の他の実施例の變形例の積層型の圧電バイモルフ素子を示す模式的断面図。

【図18】第2の発明の他の実施例の變形例の積層型の圧電バイモルフ素子を示す模式的断面図。

【図19】第2の発明の他の実施例の變形例の積層型の圧電バイモルフ素子を示す模式的断面図。

20 【図20】第1、第2の圧電体を別途貼り合わせて構成される積層型圧電バイモルフ素子を製造する工程を示す斜視図。

【図21】図11実施例の圧電バイモルフ素子の變形例を示す斜視図。

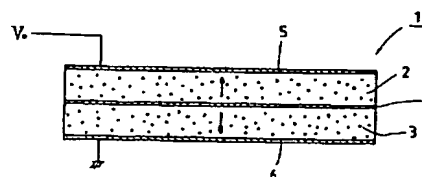
【図22】図11実施例の圧電バイモルフ素子の變形例を示す斜視図。

【図23】図11実施例の圧電バイモルフ素子の變形例を示す斜視図。

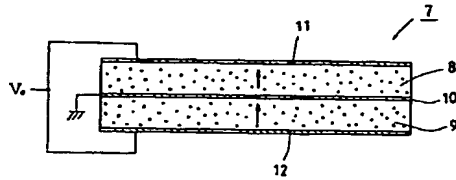
【符号の説明】

30 1, 21は圧電バイモルフ素子、2, 22は第1の圧電体としての圧電セラミックス層、3, 23は第2の圧電体としての圧電セラミックス層、61は圧電バイモルフ素子、62は第1の圧電体、62a~62cは圧電体層としての圧電セラミックス層、63は第2の圧電体、63a~63cは圧電体層としての圧電セラミックス層を示す。

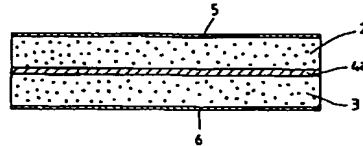
【図2】



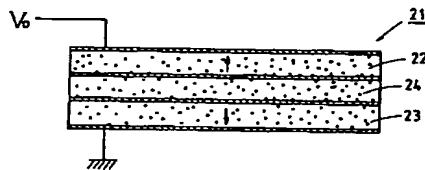
【図3】



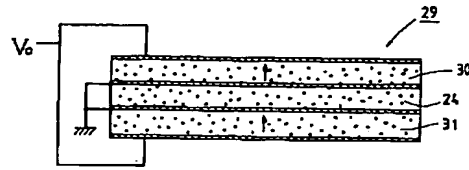
【図4】



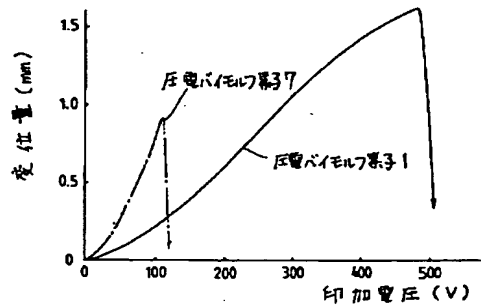
【図5】



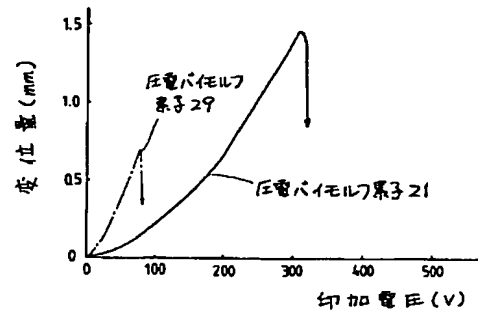
【図6】



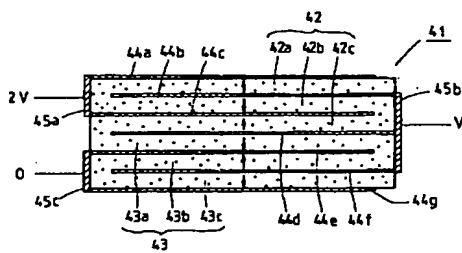
【図7】



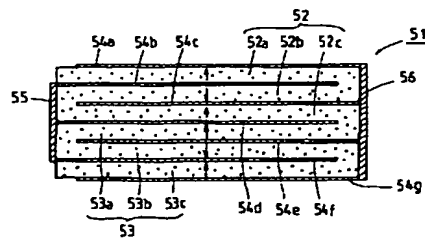
【図8】



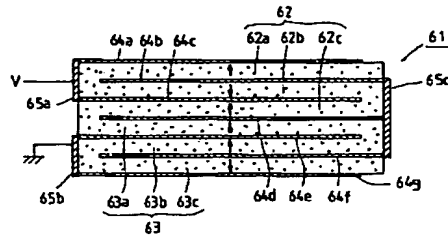
【図9】



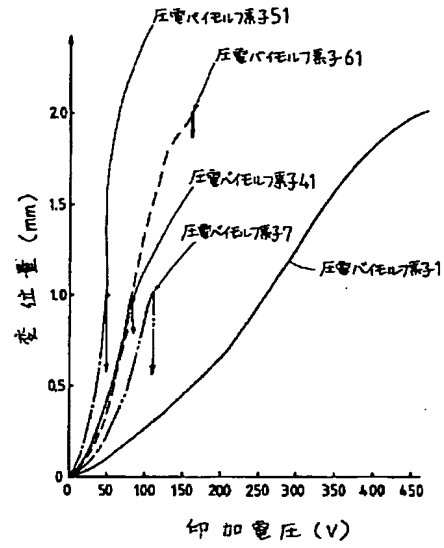
【図10】



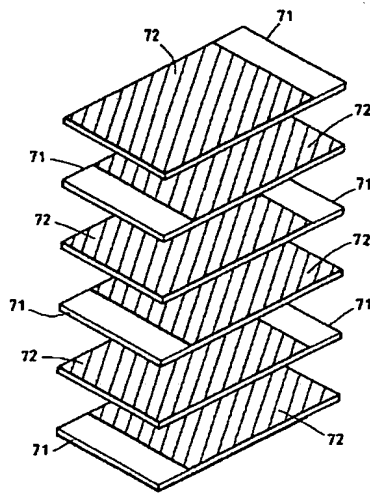
【図11】



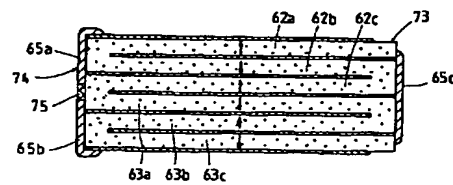
【図12】



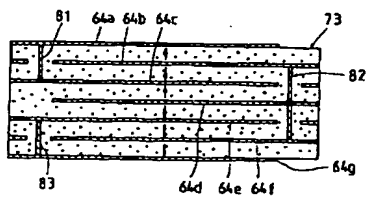
【図13】



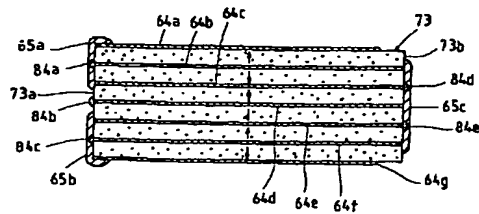
【図14】



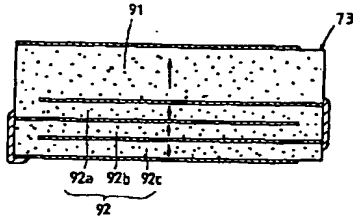
【図15】



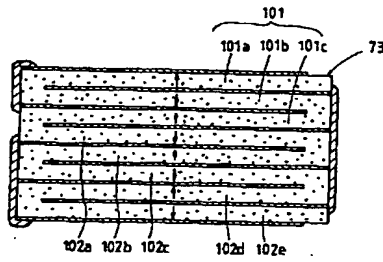
【図16】



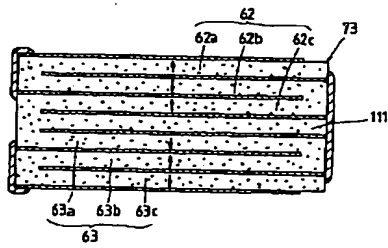
【図 17】



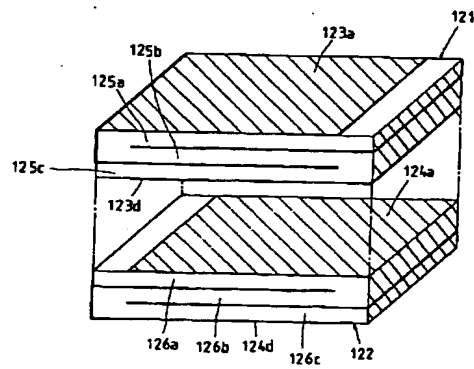
【図 18】



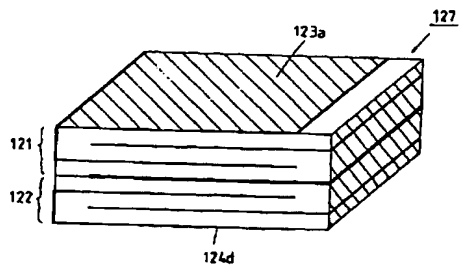
【図 19】



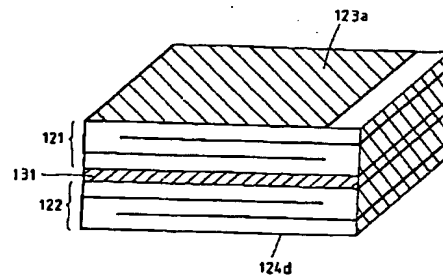
【図 20】



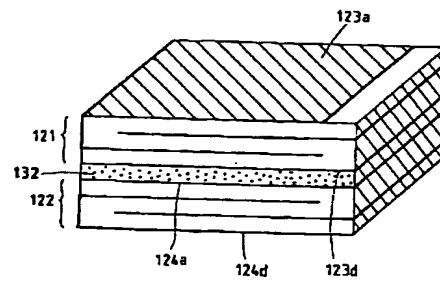
【図 21】



【図 22】



【図23】



【手続補正書】

【提出日】平成4年1月14日

【手続補正1】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】

